# лекция 5

**5 Программируемый контроллер прерываний И8259**

# 5.1 Назначение и структура

В микропроцессорной системе необходимо чтобы устройства ввода / вывода такие как клавиатура, дисплей, датчики и другие компоненты имели эффективное обслуживание.

Наиболее распространенный метод обслуживания таких устройств является опрос. ЦБ последовательно проверяет каждое устройство, нуждается он обслуживания. Таким образом большая часть основной программы будет состоять из непрерывного цикла опроса, негативно подействует на пропускную способность системы.

Более полезным будет метод, который позволяет микропроцессору выполнять главную программу и останавливаться только на обслуживание периферийных устройств по запросу. Этот метод позволяет проинформировать процессор о необходимости завершить операции выполняемые в это время и получить запрос на обслуживание периферийного устройства.

После процедуры обслуживания устройства процессор вернется к выполнению программы в том месте где она была остановлена. Это называется перерывом. При этом пропускная способность системы намного увеличится.

Программируемый контроллер прерываний получает запросы от периферийных устройств, определяет какие из входящих запросов имеют приоритет высшего значение, чем то обслуживаемого в это время.

# 5.2 Основные функции контроллера

Поскольку i8080 обслуживает только один запрос на прерывание, поступающего на потенциальный вход INT, то очевидно, что обслуживать большее количество прерываний без аппаратной поддержки невозможно. Функции такой поддержки i призван выполнять контроллер прерываний. Контроллер прерываний обслуживает восемь запросов на прерывание i имеет встроенные аппаратные средства для увеличения количества запросов до 64 (64 = 8 \* 8), путем каскадирования, с другими аналогичными контроллерами.

Порядок обслуживания прерываний задается программным образом. Каждый запрос на прерывание может быть запрещен / разрешен программным маскированием.

Программируемый контроллер прерываний (ПКП, Programmable Interrupt Controller, PIC) реализует векторную систему прерываний.

Микросхема i8259А фирмы Intel, а так же ее модификации i8259А-2 и И8259А-8, поддерживает 8 уровней прерываний от восьми различных устройств. Это каскадируемый до 64 векторных приоритетных прерываний, предназначена для минимизации программного обеспечения и реального дополнительного времени для обеспечения многие уровневых приоритетных прерываний. БИС имеет несколько режимов, позволяя выполнить оптимизацию системы. Блок схема контроллера приведена на рис.4.1.

**Основные функции контроллера:**

1) фиксация запросов на прерывание от восьми внешних источников;

2) программное маскировки запросов, поступающих;

3) присвоение фиксированных или циклически переменных приоритетов входам контроллера, как поступают запросы;

4) инициация вызова процедуры обработки аппаратного прерывания, поступило.

Количество обслуживаемых внешних источников прерываний может быть увеличена путем каскадирования нескольких контроллеров.

В состав контроллера входят:

- Схема управления чтением / записью;

- Схема управления;

- Схема каскадирования;

- Регистр запросов на прерывание;

- Схема обработки приоритетов;

- Регистр состояния;

- Регистр маскировки запросов на прерывание.

ПКП может находиться в двух основных состояниях: настройка и обслуживание запросов на прерывание. В состоянии настройки контроллер принимает управляющие слова инициализации (Initialization Command Words, ICW), в состоянии обслуживания операционные управляющие слова (Operation Control Words, OCW).

# 5.3 Блок схема программируемого контроллера прерываний

**Схема керування**

**Буфер лінії даних**

**Блок управління читан./записом**

**Блок управління компаратором**

**Регістр маски переривання**

**(IMR)**

**Регістр обслуго-**

**вуван.**

**переривань.**

**(ISR)**

**Регістр дільник**

**Пріоритетів**

**Регістр запитів переривань**

**(IRR)**

Контроллер прерываний обслуживать 8 запросов прерываний и имеет встроенные аппаратные средства для увеличения количества обслуживаемых прерываний до 64 путем подключения дополнительных контроллеров. Порядок обслуживаемых прерываний задается программно. Каждый запрос прерывания может быть запрещен (разрешен) программным маскировкой. Порядок обслуживания порывов и маскировки может динамически изменяться в произвольное время.

D0.D7 - линия данных для взаимодействия с ЦБ. В больших системах могут потребоваться шине драйверы, а в малых системах достаточно прямых соединений.

RD / - системный сигнал чтения, позволяет разместить на шину данных содержание регистров IMR, ISR или IMR или приоритетных уровень, который выдается на шину, и зависит от состояния контроллера.

WR / - системный сигналы записи. , Который позволяет принять данные с шины данных и использовать их для установления битов в словах приказов.

A0 - вход выбора адреса; этот вхидной сигнал используется совместно с WR и RD для записи команд в различные командные регистры, а также для считывания различных регистров состояния микросхемы. Эта линия может подключаться непосредственно к одной из адресных линий.

CS / - чипселект; выбор корпуса БИС

CASO ... CAS2 - линии выходов каскадирования, для идентификации конкретного подчиненного контроллера.

SP - выполняет две функции. Как вход, определяет, каким является контроллер: ведущим (SP # / EN # == 1) или подчиненным (SP # / EN # == 0). Как выход, выполняет запрет приемников и передатчиков шины данных, когда данные передаются с контроллера к ЦБ.

INT / - выход запроса прерывания на процессор

ИNTA / - вход подтверждение получения прерывания процессором

IR0 ... IR7 - входы запроса

Регистры INTERRUPT REQUEST REGISTER (IRR) и IN-SERVICE REGISTER (ISR)

Запросы прерываний на входах IR руководствуются двумя последовательно соединенными регистамы обслуживаемых прерываний (IRR и ISR). IRR предназначен для хранения всех запросов прерываний, которые спрашивают обслуживания. ISR предназначен для хранения всех запросов прерываний, которые обслуживаются. По фронту сигнала (запрос прерываний на входе IR устанавливается разряд регистра IRR уровня лог. «1» на линии INT. В регистре IRR может быть установлено и несколько разрядов, если они не замаскированы. Гашения IRR выполняется последовательностью импульсов / INTA от ЦБ. Встатовлення разрядов ISR импульсом / INTA в то время, когда гасится разряд в IRR. Этот разряд удерживается на протяжении всего времени работы программы, до тех пор пока контроллер на получит команду ЭОИ (конец прерывания).

Рисунок 5.2-Корпус микросхемы И8259

Распределитель приоритетов PRIORITY RESOLVER

Распределитель приоритетов определяет приоритеты разрядов, установленных в регистре IRR. Выбирается разряд высокого приоритета и с помощью импульса / INTA устанавливается соответствующий разряд в регистре ISR. Вывод INT (прерывание) непосредственно связан с соответствующим входом ЦБ. Вход / INTA (подтверждение прерывания) связан с регистром состояния ЦП. Регистр состояния производит три разных импульса / INTA. С помощью этих импульсов контроллер выдает на шину данных 3-х байтных команду CALL. Эта команда забезпечуэ переход ЦБ к программе обслуживания прерываний в соответствии с алгоритмом приоритетов и в соответствии с условиями запросов прерываний.

Регистр маски INTERRUPT MASK REGISTER (IMR)

Регистр маски прерываний (IMR) сохраняет разряды запросов прерываний, которые должны быть замаскированы. Этот регистр работает на регистры IRR и ISR. Маскировки разрядов с высоким приоритетом НЕ впливаэ на запросы прерываний с низким приоритетом.

Буфер данных DATA BUS BUFFER

Буфер шины данных, двонаправленний, 8-разрядный, с тристабильним состоянию используется для связи с контроллером и передачи команд управления или считывания слова состояния.

Блок управления операциями считывания записи READ / WRITE CONTROL LOGIC

Этот блок обеспечивает прием команд с ЦБ. Он регистры команд инициализации (ICW) и рабочих команд (OCW), которые сохраняют различные управляющие слова, которые обеспечивают работу контроллера. Кроме того, этот блок позволяет выводить на шину данных информацию о состоянии контроллера.

Сигнал выбора кристалла CS (CHIP SELECT)

Уровень лог. «0» на входе / CS позволяет функционирования контроллера.

Сигнал -запись данных WR (WRITE)

Уровень лог.0 на входе WR / позволяет ЦБ провести запись команд ICW i OCW в контроллер.

Сигнал чтения данных RD (READ)

Уровень лог.0 на входе RD / позволяет контроллеру ссылать информацию состояния регистра запросов прерываний (IRR), регистра обслуживаемых прерываний (ISR), регистра маски прерывания (IMR), или двоично-десятичный код номера старшего приоритета прерывания на шине данных.

Сигнал на входе А0

Входной сигнал А0 используется в сочетании с сигналами на входах: WR / i RD / записи команд в различные регистры команд, или чтение Информации состояния различных регистров контролера.Вхiд А0 может быть непосредственно связан с одной из адресных линий МП.

Сигнал / SP

Вход SP / -сигнал подчиненного контроллера, обеспечивает увеличение количества запросов прерывания до 64, путем использования нескольких контроллеров прерываний (каскадирование). В этом случае один контроллер является главным (SP1), другие подчиненными (SP0).

Блок буфера компаратора THE CASCADE BUFFER / COMPARATOR

Блок буфера компаратора предназначен для хранения i зрiвняння идентификаторов всех контролеров. Три контакта входа / выхода (CAS0 .-. CAS2) блока являются выходами, когда контроллер является главным, или входами, когда контроллер является подчиненным. Главный контроллер посылает идентификатор CAS0-CAS2 для выбора подчиненного контроллера. Выбранный контроллер посылает адрес своей подпрограммы на шину данных в течение следуя двух импульсов / INTA.

# 5.4 Принцип работы контроллера

При осуществлении передачи данных с прерыванием программы выполняется, следующая последовательность действий:

- Устанавливается уровень лог. «1» на одной или нескольких линий запроса прерывания сигнализируя контроллеру, что внешнее устройство требует обслуживания запроса прерывания;

- Контроллер принимает эти запросы, распределяет приоритеты и посылает сигнал INT в ЦБ;

- Контроллер подтверждает получение сигнала INT посылкой сигнала / INTA;

- При получении сигналов / INTA из регистра состояния ЦБ контроллер выставляет на шину данных код команды CALL (11001101);

- По этой команде выполняется выдача еще двух импульсов сигнала / INTA;

- Эти импульсы позволяют контроллеру выставить на шину данных адрес подпрограммы. По первому импульсу выполняется выдача восьми младших разрядов адреса, по второму старший разрядов;

- Этим завершается 3-х байтная команда CALL, созданная контроллером.

Регистр обслуживаемых прерываний гасится до завершения программы, когда в контроллер поступает команда ЭОИ (конца прерываний).

# 5.4.1 Режимы работы

***1.Режим фиксированных приоритетов (Fixed Priority, Fully Nested Mode).***

В этом режиме контроллер находится сразу после инициализации. Запросы прерываний имеют жесткие приоритеты от 0 до 7 (0 - высший) и обрабатываются в соответствии с приоритетами. Прерывание с меньшим приоритетом никогда не будет обработано, если в процессе обработки прерываний с более высокими приоритетами постоянно возникают запросы на эти прерывания.

***2. Автоматический сдвиг приоритетов (Automatic Rotation).***

В этом режиме дается возможность обработать прерывания всех уровней без их дискриминации. Например, после обработки прерывания уровня 4 ему автоматически присваивается низкий приоритет, при этом приоритеты для всех остальных уровней циклически сдвигаются и прерывания уровня 5 будут в данной ситуации высший приоритет и, следовательно, возможность быть обработанными.

***3. Программно-управляющий смещение приоритетов (Specific Rotation).***

Программист может сам передать команду циклического сдвига приоритетов ПКП, задав соответствующее управляющее слово. В команде задается номер уровня, которому требуется присвоить максимальный приоритет. После выполнения такой команды устройство работает так же, как и в режиме фиксированных приоритетов, с учетом их смещения. Приоритеты сдвигаются циклично, таким образом если максимальный приоритет был назначен уровню 3, то уровень 2 получит минимальный и обрабатываться последним.

***4 Автоматическое завершение обработки прерывания (Automatic End Interrupt, AEOI).***

В обычном режиме работы процедура обработки аппаратного прерывания должна перед своим завершением очистить свой бит в ISR специальной командой, иначе новые прерывание не будут обрабатываться ПКП. В режиме AEOI нужен бит в ISR автоматически сбрасывается в тот момент, когда начинается обработка прерывания нужной процедурой обработки и от нее не нужен выдавать команду завершения обработки прерывания (EOI). Сложность работы в данном режиме обуславливается тем, что все процедуры обработки аппаратных прерываний должны быть теми, повторно входят, поскольку за время их работы могут повторно возникнуть прерывания того же уровня.

***5. Режим специальной маски (Special Mask Mode).***

Данный режим позволяет отменить приоритетное упорядочение обработки запросов и обрабатывать их по мере поступления. После отмены режима специальной маски предыдущий порядок приоритетов уровней сохраняется.

***6. Режим опроса (Polling Mode).***

В этом режиме аппаратные прерывания не происходят автоматически. Появление запросов на прерывание должна определяться считыванием IRR. Данный режим позволяет так же получить от ПКП информацию о наличии запросов на прерывание и, если запросы есть, номер уровня с максимальным приоритетом, по которому есть запрос

# 5.5 Программирование контроллера

Программирование ВН59 осуществляется двумя типами управляющих слов: ICW (Initialization Command Word) и OCW (Operation Command Word). На рис. 4.3 представлена ​​последовательность операций при инициализации.

 Три управляющих слова ICW1-ICW3 загружаются перед началом работы и устанавливают БИС в режим фиксированных приоритетов.

Для оперативного управления работой контроллера в любое время у него могут быть загружены команды управления OCW1-OCW3.

Возможны следующие режимы:

- Режим полного вложения;

- Режим циклического приоритета;

- Режим специального маскировки;

- Режим опроса.

# 5.5.1 Команды инициализации

Контроллер использует три команды инициализации ICW1, ICW2 и ICW3.

Команда инициализации в которой бит управляющего слова D4 = 1 при А0 = 0 интерпретируется как команда ICW1. После ее получения в контроллере запускается последовательность инициализации, то есть автоматически выполняются следующие операции:

- Гасятся все триггеры. Поэтому переход в состояние лог. «1» какого либо входа (IR) после инициализации генерирует запрос прерывания;

- Гасится регистр маски прерывания;

- Входа IR7 присваивается приоритет 7;

- Гасятся триггеры чтения состояния и регистр специального маскировки.

Два первых обязательных ICW1 и ICW2 определяют базовый адрес таблицы входов (рис. 4.7). Адресный интервал 4 или 8 задается битом F в ICW1. Начальные адреса подпрограмм обслуживания формируются по схеме: addr = base + k × N, где k = 4 или 8, N - номер запроса, принятого к обслуживанию. В составе ICW1 бит S определяет отсутствие или наличие каскадирования ВН59. В каскадном варианте загружается еще команда ICW3 в ведущий и ведомый. ICW3 для ведущего содержит 1 в разрядах, соответствующих входов запросов, к которым подключены выходы INT известных. ICW3 для известного содержит код номера входа ведущего, к которому он подключен.

После инициализации ВН59 готов к работе в режиме фиксированных приоритетов. Дальнейшее управление работой схемы осуществляется с помощью команд OCW1 - OCW3, форматы которых приведены на рис. 4.8.

S: S = 1 -некаскадуемий контроллер (один) S = 0 -декилька контроллеров

F: интервал адреса, F = 1 - 4 байта, F = 0 - 8 байт

А7-А5: старшие разряды младшего байта адреса

А8-А15 старший байт начального адреса обработки прерываний

  для ведущего

S и = 1, если к соответствующему номеру входа запроса ведущего подключен ведомый

 для ведомого

0,1,2-индефикатор ведомого

Рисунок 4.7-формате команд ICW1-ICW3

# 5.5.2 Рабочие команды

Рабочие команды OCW

В любой момент времени и независимо от других каждый запрос может быть замаскирован командой OCW1. При установке 1 в разряде IMR запрещается прием прерываний по данному входа. Команда OCW2 служит для установки в 0 произвольных разрядов ISR и циклического сдвига приоритетов с присвоением максимального значения любом из восьми возможных уровней. Для обслуживания запросов с равными приоритетами используется циклический сдвиг (команда EOI). При использовании команды сдвига одновременно со сбросом ISR-бита, имеет более высокий приоритет, реализуется циклический сдвиг приоритетов с присвоением более низкого только обслуженного уровня. Циклический сдвиг не затрагивает последовательности вложенных друг в друга прерываний, обеспечивает правильный возврат из обслуживающих их программ. Прямая адресация уровня в слове OCW2 позволяет сбросить конкретный ISR-бит и таким образом завершить процедуру обслуживания этого запроса и циклическое изменение приоритетов с явным указанием нижнего уровня. С помощью OCW3 устанавливается режим спецмаcкування (см. Рис. 4.6). В этом режиме каждый бит в регистре ISR запрещает только собственный уровень, но позволяет все остальные.

маски прерываний

 номер уровня

0 х 0

1 0 0

1 1 0

0 0 1

0 1 января

1 0 1

1 января 1 Нет операции

Есть операции

специальный сдвиг

ЭОИ

специальный ЭОИ

ЭОИ со сдвигом

специальный ЭОИ

С смещением

Нет

оперций.

выбор IRR

Выбор ISR 0 х

1 0

1 января

0 х

0 0

0 1 Нет операции

Зкид спец.маскування

Спец.маскування

Рисунок 4.8 - Форматы OCW1-OCW3

Флаг запроса Уровень с высоким приоритетом

Рисунок 5.9 - Формат данных при опросе

Вход

ведущий

ведущий

ни

ведущий

так

подчиненный

так

подчиненный

ни

так

ни

так

Вход в спецмаск.

Прогр.спецмаск.

ни

для выхода

С спецмаскування

так

ни

выход

Рисунок 5.6 - Последовательность инициализации и управления режимами

Командой OCW3 осуществляется управление режимом Поллинг и выбор регистра IRR или ISR для чтения его содержимого с помощью программ. Режим инициируется выдачей в И8259 слова OCW3 с установкой бита P (Polling). Контроллер определяет следующий цикл чтения по А0 = 0 как подтверждение прерывания и выдает на шину данных OCW3. За этим словом определяется запрос с наивысшим приоритетом (рис. 4.9).

Команда ICW1 содержит 2 управляющих разряды i три разряда адреса команды CALL. После ICW1 подается команда ICW2, которая содержит 8 разрядов адреса команды CALL. Каждому входу И8259 устанавливается соответствующая адрес памяти, которая выдается на лiнii данных в ответ на сигнал INTA /. Адреса могут размещаться с интервалом 4-8 байтов.

Если количество запросов больше 8, то применяются схемы каскадирования контроллеров ВН59 и ВН59 (8259 и 8259). Один из контроллеров получает статус ведущего (выход SP подключается через резистор к источнику 5В), а остальные - ведомых (выходы SP заземляются). Выходные линии INT из известных подключаются к входам запросов на прерывание ведущего (рис. 4.10). Если ведущий ВН59, обрабатывая запросы, принимает на обслуживание апрос, что поступил с ведомого, то после получения первого импульса INTA едет выставляет на ШД первый байт команды CALL. А на шину каскадиования CAS0 - CAS2 ведущий сбрасывает код ведомого, запрос с которого принят к обслуживанию. Ведомый, код которого соответствует коду на линиях каскадирования, во втором и третьем циклах INTA выставляет на ШД младший и старший байты начального адреса подпрограммы обслуживания прерывания.

Рисунок 4.10 - Схема каскадирования и подключения к шинам

Пример инициализации на комплексе I8259, ASM-80

Pic a0 20h

Pic a1 21h

программирование КП

mvi a, 00010110b; ICW1 по 4

out 20h

mvi a, 0h; ICW2

out 21h

mvi a, .........; OCW1 если нужно

out 21h

mvi a, .........; OCW2 если нужно

out 21h

m1: главная программа

jmp m1

hlt

Таблица переходов

org 0000h

call ir0; INT0

ret; возврат из подпрограммы

org 0004h

call ir1; INT1

ret; возврат из подпрограммы

org 0008h

call ir2

ret

org 000bh

call ir3

ret

org 000fh

call ir4

ret

org 0010h

call ir5

ret

org 0014h

call ir6

ret

org 0018h

call ir7

ret

Табдиця векторов

org 0100h

ir0: mvi b 0; номер вектора

ret

ir1: mvi b, 1

; подпрограмма

mvi a, 20h; OCW2 конец прерывания

out 20h;

ret

ir2: mvi b 2

; подпрограмма

mvi a, 20h; OCW2 конец прерывания

out 20h;

ret

ir3: mvi b, 3

ret

ir4: mvi b, 4

ret

ir5: mvi b, 5

ret

ir6: mvi b, 6

ret

ir7: mvi b, 7

ret

hlt

end

Контрольные вопросы и задачи

1 .. Объясните, какие возможности имеют МП для организации обмена по запросам прерывания (на примере МП ВМ80, ВМ85, ВМ86).

2. Какая организация радиальной системы прерываний?

3. Объясните преимущества и недостатки приема запросов на прерывание в виде уровней напряжений (высокого / низкого) и фронтами сигнала.

4. понимается под одноуровневыми и многоуровневыми прерываниями?

5. Какие способы формирования начального адреса подпрограмм для обслу-живания прерываний вам известны?

6. Приведите примеры векторной 8-уровневой системы прерывания.

7. Назовите функции программируемого контроллера И8259.

8. Назовите управляющие слова инициализации И8259 и их назначения.

9. Какие функции выполняют операционные управляющие слова OCW1-OCW3?

10. Изобразите по памяти структурную схему контроллера И8259 и объясните назначение ее компонентов.

11. Назовите режимы обработки запросов по приоритетам контроллера И8259.

12.На лабораторной написать программу инициализации контроллера.